

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2002-353361

(43)Date of publication of application : 06.12.2002

(51)Int.Cl.

H01L 23/12

(21)Application number : 2001-152751

(71)Applicant : HITACHI CABLE LTD

(22)Date of filing : 22.05.2001

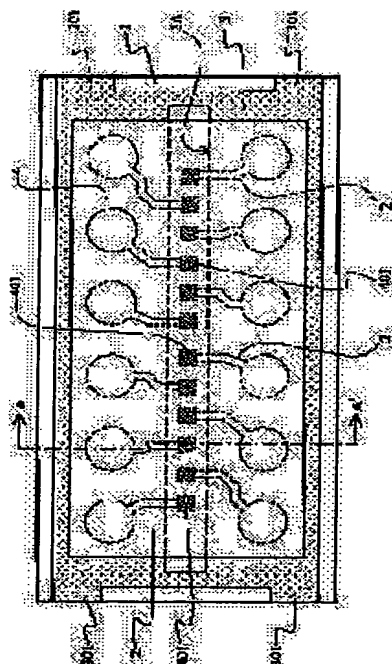
(72)Inventor : KAWANOBE SUNAO
KAMEYAMA YASU HARU
HOSONO MASAYUKI
KOMIYA KAZUMOTO
SHIBATA AKIJI

(54) SEMICONDUCTOR DEVICE AND MANUFACTURING METHOD THEREOF

(57)Abstract:

PROBLEM TO BE SOLVED: To prevent degradation of reliability in a semiconductor device where a semiconductor chip is mounted by interposing an elastic material (elastomer) on a wiring board (an interposer) and the circumference of the semiconductor chip is sealed with an insulating material.

SOLUTION: The device is provided with the wiring board where conductor wiring with a predetermined pattern is arranged on the surface of an insulating substrate, the elastic material (elastomer) arranged on the wiring board, the semiconductor chip bonded on the wiring board by interposing the elastic material, and an insulating material for sealing the circumference of the semiconductor chip and the elastic material. In the semiconductor device where the external terminal of the semiconductor chip and the conductor wiring are connected electrically, part of the elastic material is exposed on the surface of the insulating material.



LEGAL STATUS

[Date of request for examination]

19.09.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-353361

(P2002-353361A)

(43) 公開日 平成14年12月6日 (2002. 12. 6)

(51) Int.Cl.⁷

H 0 1 L 23/12

識別記号

5 0 1

F I

H 0 1 L 23/12

テーマコード(参考)

5 0 1 F

F

審査請求 未請求 請求項の数 8 O L (全 18 頁)

(21) 出願番号 特願2001-152751(P2001-152751)

(22) 出願日 平成13年5月22日 (2001. 5. 22)

(71) 出願人 000005120

日立電線株式会社

東京都千代田区大手町一丁目6番1号

(72) 発明者 川野辺 直

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(72) 発明者 亀山 康晴

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(74) 代理人 100116171

弁理士 川澄 茂

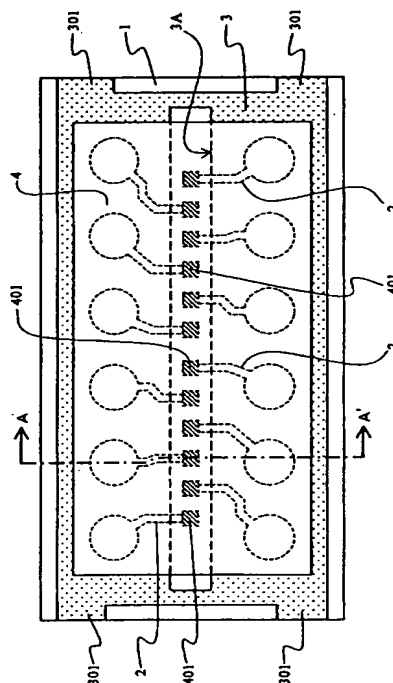
最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【要約】

【課題】 配線板（インターポザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、装置の信頼性の低下を防ぐ。

【解決手段】 絶縁基板の表面に所定のパターンの導体配線が設けられた配線板と、前記配線板上に設けられた弾性体（エラストマー）と、前記配線板上に前記弾性体を介在させて接着された半導体チップと、前記半導体チップ及び前記弾性体の周囲を封止する絶縁体とを備え、前記半導体チップの外部端子と前記導体配線が電氣的に接続された半導体装置において、前記弾性体の一部が、前記絶縁体の表面に露出している半導体装置である。



【特許請求の範囲】

【請求項 1】絶縁基板の表面に所定のパターンの導体配線が設けられた配線板と、前記配線板上に設けられた弾性体（エラストマー）と、前記配線板上に前記弾性体を介在させて接着された半導体チップと、前記半導体チップ及び前記弾性体の周囲を封止する絶縁体を備え、前記半導体チップの外部端子と前記導体配線が電氣的に接続された半導体装置において、前記弾性体の一部が、前記絶縁体の表面に露出していることを特徴とする半導体装置。

【請求項 2】絶縁基板の表面に所定のパターンの導体配線が形成し、前記絶縁基板上の所定位置に弾性体（エラストマー）を形成した配線板上に、前記弾性体を介在させて半導体チップを接着する半導体チップ接着工程と、前記半導体チップの外部端子と前記導体配線を電氣的に接続する配線接続工程と、前記配線板上に接着された前記半導体チップ及び前記弾性体の周囲を絶縁体で封止する封止工程と、前記封止工程の後に前記配線板の所定領域を切り出して個片化する個片化工程とを備える半導体装置の製造方法において、前記個片化工程は、前記配線板の所定位置を切り出す際に、前記弾性体の外周部の一部を切断することを特徴とする半導体装置の製造方法。

【請求項 3】絶縁基板の表面に所定のパターンの導体配線が形成された配線板の所定位置に弾性体（エラストマー）を接着する弾性体接着工程と、前記配線板上に接着された前記弾性体上に半導体チップを接着する半導体チップ接着工程と、前記半導体チップの外部端子と前記導体配線を電氣的に接続する配線接続工程と、前記配線板上に接着された前記半導体チップ及び前記弾性体の周囲を絶縁体で封止する封止工程と、前記封止工程の後に前記配線板上の所定領域を切り出して個片化する個片化工程とを備える半導体装置の製造方法において、前記弾性体接着工程は、前記弾性体の外周部の一部が、前記個片化工程で切り出される領域の外周部に突出するように接着することを特徴とする半導体装置の製造方法。

【請求項 4】前記請求項 2 または 3 に記載の半導体装置の製造方法において、前記封止工程は、前記配線板上に接着された前記弾性体及び前記半導体チップを収容できる空間（キャビティ）及び樹脂を流し込む開口部（ゲート）を有する上型及び下型の間に前記配線板を配置、固定し、前記開口部から液状の樹脂を前記キャビティ内に流し込み、前記樹脂を硬化させた後、前記上型及び下型から取り出すことを特徴とする半導体装置の製造方法。

【請求項 5】前記請求項 4 に記載の半導体装置の製造方

法において、

前記上型のキャビティは、

前記個片化工程で切り出される領域の外周付近に段差が設けられていることを特徴とする半導体装置の製造方法。

【請求項 6】前記請求項 4 または 5 に記載の半導体装置の製造方法において、

前記上型のキャビティは、

前記個片化工程で切り出される領域の外周付近の、前記弾性体と前記上型の間に所定の隙間が設けられていることを特徴とする半導体装置の製造方法。

【請求項 7】前記請求項 6 に記載の半導体装置の製造方法において、

前記個片化工程で切り出される領域の外周付近の、前記弾性体から前記上型までの距離が 5 μ m 以上あることを特徴とする半導体装置の製造方法。

【請求項 8】前記請求項 2 乃至 7 のいずれか 1 項に記載の半導体装置の製造方法において、

前記配線板は、前記絶縁基板の所定位置に第 1 開口部及び第 2 開口部が形成され、

前記絶縁基板の表面に、前記第 1 開口部を覆い、且つ前記第 2 開口部に突出する導体配線が形成されており、前記弾性体接着工程は、前記絶縁基板の第 2 開口部と対応する位置が開口された絶縁体を接着し、前記半導体チップ接着工程は、前記絶縁基板の第 2 開口部内に突出した導体配線と前記半導体チップの外部端子を向かい合わせて接着し、

前記配線接続工程は、前記導体配線の前記絶縁基板の第 2 開口部に突出した部分を変形させて前記半導体チップの外部端子と接続することを特徴とする半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、半導体装置及びその製造方法に関し、特に、配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを接着する半導体装置に適用して有効な技術に関するものである。

【0002】

【従来の技術】従来、BGA（Ball Grid Array）や CSP（Chip Size Package）などの半導体装置（パッケージ）は、インターポーザと呼ばれる配線板上に半導体チップを実装している。前記インターポーザは、前記半導体チップの外部端子とプリント配線板などの前記半導体装置を実装する実装基板上の導体配線の接続部との整合、または前記半導体チップの外部端子をグリッド変換するためのものであり、絶縁基板の表面に所定のパターンの導体配線及び実装基板との接続端子が形成されている。

【0003】前記半導体装置では、例えば、前記インタ

ーポーザの絶縁基板としてポリイミドテープを用いた場合、前記ポリイミドの熱膨張係数が約 $30\text{ ppm}/^{\circ}\text{C}$ から $40\text{ ppm}/^{\circ}\text{C}$ であり、一般のシリコン(Si)基板を用いた半導体チップの熱膨張係数が約 $2.6\text{ ppm}/^{\circ}\text{C}$ であるため、前記半導体チップを動作させて前記半導体装置が動作温度に上昇すると、前記絶縁基板の膨張と前記半導体チップの膨張に差が生じ、前記絶縁基板(インターポーザ)と前記半導体チップの接続面に引っ張り応力が働く。この引っ張り応力により、前記半導体チップの外部端子と前記導体配線の接続部に負荷がかかり断線したり、前記半導体チップが剥離してしまう場合や、あるいは前記絶縁基板に反りが生じて前記半導体装置と前記実装基板の接続部に負荷がかかり断線してしまう場合がある。そのため、前記絶縁基板と前記半導体チップの熱膨張係数の差による熱応力を緩和させる手段として、例えば、前記インターポーザ上にエラストマーと呼ばれる柔軟な材料(弾性体)を介在させて半導体チップを実装している半導体装置がある。

【0004】前記弾性体を介在させて半導体チップを実装した半導体装置には、例えば、図17及び図18に示すように、前記絶縁基板1の表面に前記導体配線2が形成されたインターポーザ上に、弾性体(以下、エラストマーと称する)3を介在させて半導体チップ4をフリップチップ実装し、前記導体配線2の前記絶縁基板1の開口部1A及び前記エラストマー3の開口部3A内に突出した部分を変形させて前記半導体チップ4の外部端子401と接続させたものがある。ここで、図17は前記BGA型の半導体装置の模式平面図、図18は図17のG-G'線での模式断面図である。

【0005】前記図17及び図18に示したBGA型の半導体装置では、前記エラストマー3及び前記導体配線2の変形部分で熱応力を吸収することにより、前記半導体チップ4と前記絶縁基板1(インターポーザ)の熱膨張係数の差による熱応力を緩和させることができる。また、前記絶縁基板1には、図18に示したように、ビア穴1Bが設けられており、前記ビア穴1B部分には前記導体配線2と接続されるボール端子6が設けられている。前記ボール端子6は、例えば、マザーボードのような実装基板上に前記半導体装置を実装する際の前記配線導体2と前記実装基板上の配線(端子)との接続端子として用いられる。

【0006】前記図17及び図18に示したBGA型の半導体装置の製造方法を簡単に説明すると、まず、図19(a)に示すように、例えば、所定位置にボンディング用の開口部1A及びビア穴1Bが形成された絶縁基板1の表面に、所定のパターンの導体配線2を形成したインターポーザ(配線板)を形成する。このとき、前記導体配線2は、図17及び図19(a)に示したように、その一部が前記ボンディング用開口部1A内に突出し、且つ、他の一部が前記ビア穴1Bを覆うように形成され

る。

【0007】前記インターポーザは、例えば、ポリイミドテープのような前記絶縁基板1に、金型を用いて前記ボンディング用開口部1A及び前記ビア穴1Bを形成した後、前記絶縁基板1表面に、銅箔などの薄膜導体層を形成し、前記薄膜導体層をエッチング処理等でパターンニングして前記導体配線2を形成することにより得られる。また、その他にも、前記絶縁基板1の表面に前記薄膜導体層を形成した後、例えば、炭酸ガスレーザやエキシマレーザなどを用いたレーザエッチングにより前記絶縁基板1に前記ボンディング用の開口部1A及び前記ビア穴1Bを形成し、前記薄膜導体層をエッチング処理等でパターンニングして前記導体配線2を形成する方法などもある。

【0008】またこのとき、前記絶縁基板1は、一般に、一方向に長尺なテープ状をしており、リールツーリール(reel to reel)方式を用いて一本の前記絶縁基板1に多数個の半導体装置を連続して製造した後、前記絶縁基板1から所定領域(パッケージ領域)を切り出して個片化する場合が多く、図19(a)に示したような領域が、前記絶縁基板1全体にわたって繰り返し形成されている。

【0009】次に、弾性体接着工程により、図19

(b)に示すように、前記インターポーザの表面、言い換えると、前記インターポーザの導体配線2が形成された面に、前記絶縁基板1のボンディング用の開口部1Aと対応する位置が開口したエラストマー3を接着する。前記エラストマーには、例えば、熱膨張係数が $100\text{ ppm}/^{\circ}\text{C}$ 以下、あるいは弾性率が 1000 MPa 以下の弾性体材料の両面に接着剤層が設けられた3層構造のものが用いられる。また、前記弾性体材料としては、水分の透過が容易な多孔質材料を用いるのが好ましい。また、前記接着剤層には、例えば、Bステージまで硬化反応を進めた熱硬化性樹脂が用いられる。

【0010】次に、半導体チップ接着工程により、図19(c)に示すように、前記エラストマー3上に半導体チップ4を接着する。このとき、前記半導体チップ4は外部端子401が前記エラストマー3の開口部3A内に位置し、前記外部端子401と前記導体配線2とが平面的に重なるように位置合わせをした後、前記エラストマー3上に接着される。その後、加熱して前記エラストマー3の前記接着剤層を完全硬化させる。

【0011】次に、配線接続工程により、前記導体配線2の前記絶縁基板1のボンディング用開口部1A内に突出した部分を、ボンディングツールで加圧して押し切り、図19(d)に示すように、前記エラストマー3の開口部3A内に押し込んで変形させた後、例えば、前記ボンディングツールから前記導体配線2に超音波振動をかけて前記導体配線2と前記半導体チップの外部端子401とを接続する。このとき、図では示していないが、

前記導体配線 2 の前記ボンディング用開口部 1 A 内に突出した部分は、前記ボンディングツールで押し切ったときに、所定の外部端子と接続できるように、所定の位置が部分的に細くなっている。

【0012】次に、封止工程により、前記絶縁基板 1 のボンディング用開口部 1 A から、例えば、熱硬化性のエポキシ系樹脂などの絶縁体 5 を流し込んで硬化させ、前記導体配線 2 と前記半導体チップの外部端子 401 との接続部分を封止する。

【0013】その後、ボール端子接続工程で、前記絶縁基板 1 のビア穴 1 B に、例えば、Pb-Sn 系はんだ等のボール端子 6 を接続し、前記絶縁基板 1 (インターポーザ) を切断して所定領域 (パッケージ領域) を切り出し、個片化すると図 17 及び図 18 に示したような、BGA 型の半導体装置を得ることができる。

【0014】また、図 17 及び図 18 に示した半導体装置では、前記半導体チップ 4 として、例えば、DRAM (Dynamic Random Access Memory) のように回路が形成されたシリコン基板表面の中心線付近に前記外部端子 401 が設けられたセンターパッド型の半導体チップを用いているが、この他にも、例えば、回路を形成したシリコン基板表面の長辺方向、あるいは短辺方向の端部付近に外部端子 401 を設けた周辺パッド型の半導体チップを用いた半導体装置もある。また、前記実装基板に実装する際の接続端子は、前記ボール端子 6 に限らず、例えば、両面銅張積層板等を用いて前記実装基板との接続面に平板状の接続端子 (ランド) を形成したものなどもある。

【0015】また、前記図 17 及び図 18 に示したような半導体装置の場合、前記導体配線 2 と前記半導体チップの外部端子 401 の接続部分を前記絶縁体 5 で封止しただけなので、前記半導体チップ 4 が外部に露出している。前記半導体装置は、MCM (Multi Chip Module) のように、マザーボード等の実装基板に実装されて一つの機能を有する電子装置の部品として用いられるため、前記半導体チップ 4 が外部に露出していると、前記半導体装置を前記実装基板に実装する際や、実装基板に実装した後の使用時等に、前記半導体チップ 4 の露出面に傷が付いたり、前記半導体チップ 4 の角部が欠けたりしてしまうという問題がある。

【0016】また、前記半導体チップ 4 及び前記エラストマー 3 が露出しているため、前記半導体チップ 4 と前記エラストマー 3 の接着界面から水分が浸入しやすい。また、前記エラストマー 3 に用いる弾性体材料として多孔質材料を用いた場合には、前記エラストマー 3 が水分を吸収しやすくなる。そのため、吸収あるいは侵入した水分による前記半導体チップ 4 の剥離や、前記導体配線 2 や前記半導体チップ 4 の内部配線等が腐食して電気的特性が劣化しやすいという問題がある。

【0017】そのため、前記導体配線 2 と前記半導体チ

ップの外部端子 401 の接続部だけでなく、図 20 に示すように、前記半導体チップ 4 及び前記エラストマー 3 の周囲も前記絶縁体 5 で封止した半導体装置が提案され、用いられている。

【0018】前記図 20 に示した半導体装置は、図 19 (a)、図 19 (b)、図 19 (c)、及び図 19 (d) に示したような手順で、前記インターポーザ上に前記エラストマー 3 を介在させて前記半導体チップ 4 を接着し、前記導体配線 2 と前記半導体チップの外部端子 401 を接続した後の封止工程で、例えば、金型を用いたトランスファモールドにより前記半導体チップ 4 及び前記エラストマー 3 の周囲、ならびに前記導体配線 2 と前記半導体チップの外部端子 401 の接続部を前記絶縁体 5 で封止した後、前記ボール端子 6 を接続し、前記インターポーザの所定領域を切り出して個片化する。

【0019】前記封止工程において、トランスファモールドにより前記半導体チップ 4 及び前記エラストマー 3 の周囲を封止する場合は、例えば、図 21 (a) に示すように、前記半導体チップ 4 及び前記エラストマー 3 を収容するキャビティ 702 が設けられた上型 7 と平板状の下型 8 で、前記半導体チップ 4 がフリップチップ実装されたインターポーザをはさみ、固定する。このとき、例えば、前記上型 7 及び下型 8 の間には、前記キャビティ 702 の他に、図 21 (a) に示したように、前記半導体チップ 4 を封止する絶縁体 5 を投入するポット 704、前記ポット 704 に投入されて溶融した絶縁体 5 を前記キャビティ 702 に流し込むゲート 701、及び前記ゲート 701 から絶縁体 5 が流れ込んできたときに、前記キャビティ 702 内の空気を外部に放出するためのエアVENT 703 などの空間が設けられている。

【0020】前記トランスファモールドの場合、前記ポット 704 に前記絶縁体 5 として用いる熱硬化性樹脂を投入して溶融させた後、図 21 (b) に示すように、プランジャ 10 で前記溶融した絶縁体 5 を押し込むと、前記絶縁体 5 が前記ゲート 701 を通って前記キャビティ 702 内に流れ込む。前記絶縁体 5 を前記キャビティ 702 に流し込んで前記半導体チップ 4 及び前記エラストマー 3 の周囲を前記絶縁体 5 で充填した後、前記絶縁体 5 を硬化させ、前記上型 7 及び下型 8 を外すと、前記半導体チップ 4 及び前記エラストマー 3 の周囲、ならびに前記導体配線 2 と前記半導体チップの外部端子 401 の接続部が前記絶縁体 5 により封止される。

【0021】また、前記半導体チップ 4 及び前記エラストマー 3 の周囲を前記絶縁体 5 で封止する方法は、前記金型を用いたトランスファモールドの他に、例えば、前記半導体チップ 4 をフリップチップ実装したインターポーザの全面に熱硬化性樹脂などの絶縁体 5 を塗布して硬化させる方法などがある。

【0022】

【発明が解決しようとする課題】しかしながら、前記従

来の技術では、前記封止工程において、前記金型を用いたトランスファモールドにより、前記半導体チップ4の周囲を絶縁体5で封止するとき、前記エラストマー3の周囲も前記絶縁体5で封止されてしまう。

【0023】前記エラストマー3には、一般に、柔軟性が高く、且つ水分の透過が容易な多孔質材料を用いる場合が多く、材料内に存在する空洞部分に水分を取り込みやすい。前記エラストマー3に取り込まれた水分は、前記半導体装置を前記実装基板に実装する際などの加熱工程により気化、膨張するが、このとき、図20に示した半導体装置のように、前記エラストマー3の周囲を絶縁体5で封止してしまうと、気化した水分を半導体装置の外部へ放出することができない。そのため、前記エラストマー3内部の水分が気化、膨張したときの熱衝撃により前記半導体チップ4、あるいは前記インターポーザの剥離が起きやすくなるという問題があった。

【0024】また、前記エラストマー3に取り込まれた水分を半導体装置の外部に放出できないと、その水分により前記導体配線2や前記半導体チップ4の内部配線等の金属部分が腐食しやすく、前記半導体装置の電気的特性が劣化しやすくなるという問題があった。

【0025】本発明の目的は、配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、装置の信頼性の低下を防ぐことが可能な技術を提供することにある。

【0026】本発明の他の目的は、配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、前記半導体チップあるいは前記配線板の剥離による不良を低減することが可能な技術を提供することにある。

【0027】本発明の他の目的は、配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、電気的特性の劣化を低減することが可能な技術を提供することにある。

【0028】本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面によって明らかにするであろう。

【0029】

【課題を解決するための手段】本願において開示される発明の概要を説明すれば、以下のとおりである。

【0030】（1）絶縁基板の表面に所定のパターンの導体配線が設けられた配線板と、前記配線板上に設けられた弾性体（エラストマー）と、前記配線板上に前記弾性体を介在させて接着された半導体チップと、前記半導体チップ及び前記弾性体の周囲を封止する絶縁体とを備え、前記半導体チップの外部端子と前記導体配線が電気的に接続された半導体装置において、前記弾性体の一部

が、前記絶縁体の表面に露出している半導体装置である。

【0031】前記（1）の手段によれば、前記弾性体の一部を前記絶縁体の表面に露出していることにより、前記半導体装置を実装基板に実装する際などの加熱工程において、前記弾性体の内部に取り込まれた水分を前記露出部分から半導体装置外部に放出することができる。そのため、前記弾性体内部に取り込まれた水分の気化、膨張による熱衝撃で前記半導体チップあるいは前記配線板が剥離することを防げる。

【0032】また、加熱工程の際に前記弾性体の内部に取り込まれた水分を外部に放出できるため、前記弾性体内部に残留した水分が、前記導体配線や前記半導体チップの内部配線層など、前記半導体装置内の金属部分に到達して腐食することを防ぎ、電気的特性が劣化することを防げる。

【0033】また、前記弾性体には、例えば、水分を透過しやすい多孔質材料を用いる場合が多いが、前記弾性体の一部だけを露出させることにより、前記弾性体に吸収される水分の量を少なくすることができるため、前記弾性体の吸湿による半導体チップの剥離や、電気的特性の劣化を低減させることもできる。

【0034】（2）絶縁基板の表面に所定のパターンの導体配線が形成し、前記絶縁基板上の所定位置に弾性体（エラストマー）を形成した配線板上に、前記弾性体を介在させて半導体チップを接着する半導体チップ接着工程と、前記半導体チップの外部端子と前記導体配線を電気的に接続する配線接続工程と、前記配線板上に接着された前記半導体チップ及び前記弾性体の周囲を絶縁体で封止する封止工程と、前記封止工程の後に前記配線板の所定領域を切り出して個片化する個片化工程とを備える半導体装置の製造方法において、前記個片化工程は、前記配線板の所定位置を切り出す際に、前記弾性体の外周部の一部を切断する半導体装置の製造方法である。

【0035】前記（2）の手段によれば、前記個片化工程で個片化する際に、前記弾性体の外周部の一部を切断することにより、前記絶縁体で封止された前記弾性体の一部を前記絶縁体の表面に露出させることができる。そのため、前記弾性体内部に取り込まれた水分を、前記露出部分から外部に放出でき、前記弾性体内部に取り込まれた水分による信頼性の低下を防ぐ半導体装置を製造することができる。

【0036】また、前記半導体チップの周囲は前記絶縁体で封止されているため、取り扱い時に前記半導体チップに傷が付いたり、角部が欠けたりすることを防げる。

【0037】（3）絶縁基板の表面に所定のパターンの導体配線が形成された配線板の所定位置に弾性体（エラストマー）を接着する弾性体接着工程と、前記配線板上に接着された前記弾性体上に半導体チップを接着する半導体チップ接着工程と、前記半導体チップの外部端子と

前記導体配線を電気的に接続する配線接続工程と、前記配線板上に接着された前記半導体チップ及び前記弾性体の周囲を絶縁体で封止する封止工程と、前記封止工程の後に前記配線板上の所定領域を切り出して個片化する個片化工程とを備える半導体装置の製造方法において、前記弾性体接着工程は、前記弾性体の外周部の一部が、前記個片化工程で切り出される領域の外部に突出するように接着する半導体装置の製造方法である。

【0038】前記(3)の手段によれば、前記配線板を個片化する際に切り出す領域の外部に突出する突起部を有する弾性体を前記配線板に接着することにより、前記封止工程により前記半導体チップ及び前記弾性体の周囲を絶縁体で封止しても、前記個片化工程で個片化する際に、前記弾性体の突起部を切断して部分的に露出させることができる。そのため、前記弾性体内部に取り込まれた水分を、前記露出部分から外部に放出でき、前記弾性体内部に取り込まれた水分による信頼性の低下を防ぐ半導体装置を製造することができる。

【0039】また、前記半導体チップの周囲は前記絶縁体で封止されているため、取り扱い時に前記半導体チップに傷が付いたり、角部が欠けたりすることを防げる。

【0040】また、前記(2)及び(3)の手段において、前記封止工程としては、例えば、前記配線板上に接着された前記弾性体及び前記半導体チップを収容できる空間(キャビティ)及び樹脂を流し込む開口部(ゲート)を有する上型及び下型の間に前記配線板を配置、固定し、前記開口部から液状の樹脂を前記キャビティ内に流し込み、前記樹脂を硬化させた後、前記上型及び下型から取り出す方法が挙げられる。

【0041】前記上型及び下型を用いたトランスファモールドにより前記半導体チップ及び前記弾性体を封止することにより、前記半導体チップ及び絶縁体の周囲を、適切な厚さ、形状の絶縁体で封止できるため、前記絶縁体のむだを少なくすることができ、材料費を低減することができる。

【0042】また、前記上型及び下型を用いることにより、容易に前記絶縁体の表面を平坦にし、各装置の外形を均一にすることができるため、実装時などに取り扱いやすい半導体装置を製造することができる。

【0043】また、前記封止工程では、前記上型及び下型を用いたトランスファモールドのほかに、前記配線板全面に液状の樹脂を塗布して硬化させる方法や、半導体チップ上及び周囲のみに液状の樹脂をポッティングする方法があるが、これらの方法では、前記個片化工程において切断する部分が前記絶縁体で厚くなり、切断時の負荷が大きく、切断面が粗くなりやすい。また、絶縁体の外形を平坦、且つ均一にすることが難しいため、前記上型及び下型を用いたトランスファモールドで封止することが好ましい。

【0044】また、前記上型は、前記弾性体の突起部上

の、前記弾性体と前記上型の間に所定の距離の隙間を設けて、前記弾性体と前記上型が直接接触しないようにすることにより、前記上型を加熱した際に前記エラストマー表面の接着剤層が前記上型に転写、接着されてしまうことや、前記上型の汚染を防止することができ、前記半導体装置の歩留まりを向上させることができる。

【0045】またこのとき、前記弾性体の突起部分は、後の個片化工程で切断する部分であるので、切断時の負荷を軽減するために、前記弾性体の突起部上の絶縁体でできるだけ薄くするし、前記弾性体の突起部上の前記弾性体から前記上型までの距離は100 μ m以下にすることが望ましいが、前記エラストマーの寸法厚み精度や平坦性を考慮した場合、前記弾性体の突起部上の前記弾性体から前記上型までの距離は5 μ m以上必要であると考えられる。

【0046】また、前記(2)及び(3)の手段で製造される半導体装置の場合、前記配線板には、前記絶縁基板の所定位置に第1開口部及び第2開口部が形成され、前記絶縁基板の表面に、前記第1開口部を覆い、且つ前記第2開口部に突出する導体配線を形成しておき、前記弾性体接着工程では、前記突起部を有し、且つ前記絶縁基板の第2開口部と対応する位置が開口された絶縁体を接着し、前記半導体チップ接着工程では、前記絶縁基板の第2開口部内に突出した導体配線と前記半導体チップの外部端子を向かい合わせて接着し、前記配線接続工程では、前記導体配線の前記絶縁基板の第2開口部に突出した部分を変形させて前記半導体チップの外部端子と接続する方法が好ましい。

【0047】前記導体配線を変形させて接続することにより、前記半導体チップと前記配線板(絶縁基板)の熱膨張係数の差による熱ストレスを、前記弾性体及び前記導体配線により緩和することができ、前記導体配線と前記半導体チップの外部端子との接続部分での剥離を防ぐことができるため、接続信頼性の高い半導体装置を得ることができる。

【0048】以下、本発明について、図面を参照して実施の形態(実施例)とともに詳細に説明する。

【0049】なお、実施例を説明するための全図において、同一機能を有するものは、同一符号をつけ、その繰り返しの説明は省略する。

【0050】

【発明の実施の形態】(実施例)図1及び図2は、本発明による一実施例の半導体装置の概略構成を示す模式図であり、図1は本実施例の半導体装置の平面図、図2(a)は図1のA-A'線での断面図、図2(b)は図1の右側面図である。なお、図1は半導体チップ及び弾性体を封止する絶縁体は省略して示している。

【0051】図1において、1は絶縁基板、2は導体配線、3は弾性体(エラストマー)、301は弾性体の突起部(モイスチャバント部)、3Aは弾性体の開口部、

4は半導体チップ、401は半導体チップの外部端子である。また、図2(a)及び図2(b)において、1Aはボンディング用の開口部、1Bはビアホール、5は絶縁体(封止材)、6はボール端子である。

【0052】本実施例の半導体装置は、図1及び図2

(a)に示すように、絶縁基板1の表面に所定のパターンの導体配線2が設けられた配線板と、前記配線板上に設けられた弾性体(以下、エラストマーと称する)3と、前記配線板上に前記エラストマー3を介在させて接着された半導体チップ4と、前記半導体チップ4及び前記エラストマー3の周囲を封止する絶縁体5とを備えた半導体装置であり、前記絶縁基板1及び前記エラストマー3の前記半導体チップ4の外部端子401と対応する位置にはボンディング用の開口部1A、3Aが設けられており、前記導体配線2の前記ボンディング用の開口部1A、3A内に突出した部分を変形させ、前記導体配線2と前記半導体チップの外部端子401とを接続している。また、前記ボンディング用の開口部1A、3A内には、前記導体配線2と前記半導体チップの外部端子401の接続部分を封止するように前記絶縁体5が充填して

いる。

【0053】また、本実施例の半導体装置は、図2

(a)に示すように、前記絶縁基板1にビア穴1Bが設けられており、前記ビア穴1Bに前記導体配線2と接続するボール端子6が設けられたBGA型の半導体装置である。

【0054】また、本実施例の半導体装置は、図1及び図2(b)に示すように、前記エラストマー3に、前記絶縁基板1の外周部に達する突起部301が設けられており、前記絶縁体の突起部(以下、モイスチャバント部と称する)301は前記絶縁体5の表面に露出している。また、前記エラストマー3は、図では省略しているが、例えば、熱膨張係数が $100\text{ ppm}/^{\circ}\text{C}$ 以下の弾性体材料の両面に接着剤層が設けられた3層構造のものであり、前記弾性体材料には、水分の透過が容易な多孔質材料が用いられている。

【0055】図3乃至図11は、本実施例の半導体装置の製造方法を説明するための模式図であり、図3は配線板の形成方法を説明するための平面図、図4は配線板上に弾性体を接着する工程の平面図、図5は半導体チップを実装する工程の平面図、図6は半導体チップ及び弾性体を封止する工程の平面図、図7(a)は図6のB-B'線での断面図、図7(b)は図6のC-C'線での断面図、図8は図6のD-D'線での断面図、図9は封止工程後の平面図、図10(a)はボール端子を接続する工程の断面図、図10(b)、図11(a)、及び図11(b)はそれぞれ前記配線板を切断して個片化する工程の断面図である。なお、図10(a)及び図10(b)は図6のD-D'線での断面を示し、図11(a)は図6のB-B'線での断面を示し、図11

(b)は図6のC-C'線での断面を示している。

【0056】以下、図3乃至図11に沿って、本実施例の半導体装置の製造方法について説明するが、従来の製造方法と同様の手順で行う工程についてはその詳細な説明を省略する。

【0057】まず、図3に示すように、絶縁基板1の所定位置にボンディング用の開口部1A及びビア穴1Bが形成され、前記絶縁基板1の表面に導体配線2が形成された配線板(インターポーザ)を形成する。

【0058】前記配線板は、ポリイミドテープやガラスエポキシ系基板などの絶縁基板1の所定位置に、例えば、金型を用いた打ち抜き加工により前記ボンディング用開口部1A及び前記ビア穴1Bを形成した後、前記絶縁基板1の表面に、銅箔などの薄膜導体層を形成し、前記薄膜導体層をエッチング処理などによりパターンニングして前記導体配線2を形成する。また、前記手順の他に、例えば、前記導体薄膜層が形成された前記絶縁基板1の所定位置に、炭酸ガスレーザやエキシマレーザなどを用いたレーザエッチングにより前記ボンディング用開口部1A及び前記ビア穴1Bを形成し、前記薄膜導体層をパターンニングして前記導体配線2を形成する方法などがある。

【0059】またこのとき、前記導体配線2は、図3に示したように、前記ビア穴1Bを覆い、且つ、前記ボンディング用開口部1A内に突出するようにパターンニングされる。

【0060】また、前記配線板として例えば、ポリイミドテープのように、一方向に長尺なテープ状の絶縁基板1を用いており、リールツーリール(reel to reel)方式で一本の絶縁基板1上に連続して多数個の配線板を形成している。このとき、前記テープ状の絶縁基板1には、図3に示したパッケージ領域1Cが連続的に並んでおり、半導体チップを実装して半導体装置を形成した後、前記パッケージ領域1Cで切断して個片化する。

【0061】次に、弾性体接着工程により、図4に示すように、前記配線板の各パッケージ領域1C上にエラストマー3を接着する。このとき、前記エラストマー3は、図4に示したように、前記モイスチャバント部301が前記パッケージ領域1Cの外部に突出するように接着される。また、前記エラストマー3は、前記絶縁基板1のボンディング用開口部1Aと対応する位置に開口部3Aが形成されている。

【0062】次に、半導体チップ接着工程により、図5に示すように、前記エラストマー3上に、半導体チップ4を配置し、前記半導体チップの外部端子401と前記導体配線2の位置合わせをして接着した後、配線接続工程により、ボンディングツールを用いて前記導体配線2の前記ボンディング用開口部1A、3Aに突出した部分を押し切り、変形させて前記半導体チップの外部端子401と接続する。

【0063】次に、封止工程により、前記半導体チップ 4 及び前記エラストマー 3、ならびに前記導体配線 2 と前記半導体チップの外部端子 401 の接続部を封止するが、本実施例では、金型を用いたトランスファモールドにより封止する方法について説明する。トランスファモールドの場合、前記エラストマー 3 を介在させて前記半導体チップ 4 をフリップチップ実装した配線板を、前記図 21 に示したような上型 7 及び下型 8 の間にはさんで固定し、前記ポット 704 で加熱熔融させた絶縁体 5 をキャビティ 702 に流し込む。このとき、前記上型 7 のキャビティ 702 は、図 6、図 7 (a)、及び図 7

(c) に示すように、前記半導体チップ 4 及び前記エラストマー 3 を収容する空間であるキャビティ 702 に段差部 7A が設けられており、前記エラストマーのモイスチャベント部 301 上での前記エラストマー 3 から前記キャビティ 702 までの距離が、前記半導体チップ 4 上での前記エラストマー 3 から前記キャビティ 702 までの距離に比べて小さくなるようにする。またこのとき、前記キャビティ 702 と前記エラストマーのモイスチャベント部 301 が接触すると前記エラストマー 3 の接着剤層が前記上型 7 と接着されてしまう可能性があるの

で、約 5 μ m から 100 μ m 程度の隙間ができるように段差部 7A の高さを設定する。

【0064】前記配線板を前記上型 7 及び下型 8 ではさんで固定した後、ポット内で熔融した絶縁体 5 をプランジャで加圧すると、図 7 (a) に示したように、前記絶縁体 5 がゲート 701 から前記キャビティ 702 内に流れ込む。このとき、前記キャビティ 702 内に流れ込んだ絶縁体 5 は、前記半導体チップ 4 上の空間を流れて前記半導体チップ 4 及び前記エラストマー 3 を封止するとともに、前記絶縁体 5 の一部が前記エラストマー 3 の開口部 3A に流れ込んで、前記導体配線 2 と前記半導体チップの外部端子 401 の接続部が封止される。このとき、前記絶縁基板 1 の各開口部は平板状の下型 8 でふさがれているため、前記ボンディング用開口部 1A 内を流れる絶縁体 5 が外に流れ出て、前記ビア穴 1B をふさぐようなことはない。

【0065】その後、前記キャビティ 702 内を流れる絶縁体 5 は、図 7 (b) に示したように、前記キャビティ 702 内を充填し、前記エアベント 703 側まで達する。このとき、前記キャビティ 702 内の空気は、前記エアベント 703 から排出される。

【0066】前記キャビティ 702 内が前記絶縁体 5 で充填されたところで、前記絶縁体 5 を硬化させ取り出すと、図 9 に示すように、前記半導体チップ 4 及び前記エラストマー 3 の周囲が封止されている。

【0067】次に、図 10 (a) に示すように、前記絶縁基板 1 のビア穴 1B に、例えば、Pb-Sn 系はんだなどのボール端子 6 を接続した後、個片化工程により、前記絶縁基板 1 を切断してパッケージ領域 1C を切り出

して個片化する。

【0068】前記個片化工程では、例えば、前記パッケージ領域 1C の長辺方向を切断するときには、例えば、図 10 (b) に示すように、ダイシング用のカッター 9 で前記絶縁基板 1 のみを切断すればよいが、前記パッケージ領域 1C の短辺方向を切断するときには、図 11

(a) 及び図 11 (b) に示すように、前記絶縁基板 1 及び前記絶縁体 5、あるいは前記絶縁基板 1、前記エラストマーのモイスチャベント部 301、及び前記絶縁体 5 をカッター 9 で切断しなければならない。そのため、前記パッケージ領域 1 の前記モイスチャベント部 301 が設けられた辺を切断するときには前記カッター 9 に負荷がかかるので、前記上型 7 のキャビティ 702 に段差部 7A を設け、図 11 (b) に示したように、前記モイスチャベント部 301 上の絶縁体 5 はできるだけ薄くし、前記カッター 9 にかかる負荷をなるべく小さくするのが好ましい。

【0069】また、前記個片化工程は、前記ダイシング用のカッター 9 で切断する方法の他に、例えば、金型等による打ち抜き切断による方法もあるが、打ち抜き切断の場合は、前記モイスチャベント部 301 上の絶縁体 5 が厚いと打ち抜きの際の負荷が大きくなり、切断面が粗くなる、あるいは打ち抜き時の衝撃で前記エラストマー 3 が剥離する可能性があるため、打ち抜き切断の場合には、前記突起部上の絶縁体 5 の厚さが 100 μ m 以下であることが好ましい。

【0070】図 12 は、本実施例の半導体装置の作用効果を説明するための模式図であり、図 12 (a) は半導体装置を実装基板に実装する工程の側面図、図 12

(b) は図 12 (a) の E-E' 線での断面図である。

【0071】前記手順に沿って製造した、本実施例の半導体装置を実装基板に実装する場合には、例えば、図 12 (a) に示すように、絶縁基板 10 上に設けられた配線 (端子) 11 と前記半導体装置のボール端子 6 とを位置合わせした後、加熱して前記ボール端子 6 を熔融して前記配線 11 と接続する。このとき、前記絶縁体 5 で前記エラストマー 3 の全体を封止していると、前記エラストマー 3 に取り込まれた水分が気化、膨張したときに逃げ場が無く、熱衝撃等で前記半導体チップ 4 あるいはインターポーザが剥離してしまうことがあるが、本実施例の半導体装置のように、前記エラストマーのモイスチャベント部 301 を前記絶縁体 5 の表面に露出させておくことにより、前記エラストマー 3 に取り込まれた水分が、図 12 (b) に示すように、前記モイスチャベント部 301 から半導体装置の外部に放出されるため、熱衝撃等による半導体チップ 4 あるいはインターポーザの剥離を防ぐことができる。

【0072】また、前記エラストマーのモイスチャベント部 301 を前記絶縁体 5 の表面に露出させ、前記エラストマー 3 に取り込まれた水分を半導体装置の外部に放

出することにより、前記エラストマー 3 の内部に取り込まれた水分が前記配線板の導体配線 2 あるいは前記半導体チップ 4 の内部配線等の金属部分に達して腐食することを防げる。そのため、本実施例の手順で半導体装置を製造することにより、電気的特性の劣化を低減させた半導体装置を製造することができる。

【0073】また、前記エラストマー 3 を部分的に露出させることにより、前記半導体チップ 4 及び前記エラストマー 3 の周囲を封止しない場合に比べ、前記エラストマー 3 に吸収される水分の量を低減させることができるため、前記エラストマー 3 の吸湿による剥離や電気的特性の劣化を低減することができる。

【0074】以上説明したように、本実施例によれば、前記配線板（インターポーザ）上にエラストマー 3 を介在させて半導体チップ 4 を実装し、前記半導体チップ 4 及び前記エラストマー 3 の周囲を絶縁体 5 で封止した半導体装置において、前記エラストマー 3 の一部を前記絶縁体 5 の表面に露出させることにより、前記絶縁体 5 で半導体チップ 4 を封止した後で、前記エラストマー 3 に取り込まれた水分を半導体装置の外部に放出することができる。そのため、前記エラストマー 3 に取り込まれた水分の気化、膨張による熱衝撃等で前記半導体チップ 4 あるいは配線板（絶縁基板 1）の剥離を低減させることができ、半導体装置の信頼性を向上させることができる。

【0075】また、前記エラストマー 3 に取り込まれた水分を半導体装置の外部に放出することができるため、前記エラストマー 3 に取り込まれた水分により前記導体配線 2 あるいは半導体チップ 4 の内部配線等の金属部分が腐食するのを防ぎ、半導体装置の電気的特性が劣化するのを防げる。

【0076】また、本実施例で説明したように、金型を用いたトランスファモールドにより前記半導体チップの周囲を封止すると、前記半導体チップに傷が付いたり角部が欠けたりするのを防げる。

【0077】また、前記トランスファモールドにより封止することで、前記絶縁体 5 の外形が平坦になるとともに、各半導体装置で均一の形状にすることができるため、半導体装置の取り扱いが容易になる。

【0078】また、前記上型 7 のキャビティ 702 内の、前記弾性体の突起部 301 周辺に段差部 7A を設け、前記突起部 301 上の隙間を小さくすることにより、前記配線板を切断して個片化する際に、ダイシング用のカッター 9 にかかる負荷を小さくするとともに、切断断面が粗くなるのを防ぐことができる。

【0079】図 13 及び図 14 は、前記実施例の半導体装置の変形例を説明するための模式図であり、図 13 は第 1 の変形例の半導体装置の概略構成を示す模式平面図、図 14 は第 2 の変形例の半導体装置の概略構成を示す模式平面図である。なお、図 13 及び図 14 は、半導

体チップ及び弾性体を封止する絶縁体は省略して示している。

【0080】前記実施例の半導体装置では、図 1 に示したように、前記エラストマー 3 の短辺方向にモイスチャベント部 301 を設け、前記絶縁体 5 の表面に露出させたが、これに限らず、例えば、図 13 に示すように、前記モイスチャベント部 301 を設けずに、前記エラストマー 3 の短辺 3B 全体が前記絶縁基板 1 の短辺まで達して前記絶縁体 5 の表面に露出するようにしてもよい。この場合、図 1 に示した半導体装置に比べ、前記エラストマー 3 の露出面積が広がるため、前記半導体チップ 4 及び前記エラストマー 3 を封止した後で、前記エラストマー 3 に取り込まれた水分を放出させる際の放出効率が向上する。

【0081】また、図 1 及び図 13 に示した半導体装置では、前記エラストマー 3 の短辺方向を前記絶縁体 5 の表面に露出させているが、この他に、例えば、図 14 に示すように、前記エラストマー 3 の長辺方向に前記モイスチャベント部 301 を設け、前記絶縁体 5 の表面に露出させてもよい。この場合も、前記エラストマー 3 の一部（モイスチャベント部 301）を絶縁体 5 の表面に露出させることにより、前記半導体チップ 4 及び前記エラストマー 3 を封止した後で、前記エラストマー 3 に取り込まれた水分を放出させることができ、前記実施例の半導体装置と同様に、装置の信頼性が向上する。また、図では示していないが、前記エラストマー 3 の長辺全体が前記絶縁体 5 の表面に露出するようにしてもよいことや、前記エラストマー 3 の 4 辺全て、あるいは所定の辺に前記モイスチャベント部 301 を設けて前記絶縁体 5 の表面に露出させてもよいことは言うまでもない。

【0082】図 15 及び図 16 は、前記実施例の半導体装置の他の変形例を説明するための模式図であり、図 15 は第 3 の変形例の半導体装置の概略構成を示す模式平面図、図 16 (a) は図 15 の F-F' 線での模式断面図、図 16 (b) は図 15 の右側面図である。

【0083】前記実施例の半導体装置では、前記エラストマー 3 を介在させて前記配線板（インターポーザ）上に実装する半導体チップとして、例えば、DRAM のようなセンタバッド型の半導体チップを用いているが、これに限らず、例えば、図 15 及び図 16 (a) に示すように、回路が形成されたシリコン基板の長辺側の短部に沿って外部端子 401 が設けられた周辺バッド型の半導体チップ 4 を用いてもよい。

【0084】図 15 及び図 16 (a) に示した半導体装置を製造する工程は、前記実施例で説明した製造方法と同様であり、まず、ポリイミドテープなどの前記絶縁基板 1 にボンディング用の開口部 1A 及びビア穴 1B を形成し、前記絶縁基板 1 の表面に前記導体配線 2 を形成した配線板（インターポーザ）を準備し、前記配線板上に、前記絶縁基板 1 のパッケージ領域の外側に突出する

突起部 301 を有するエラストマー 3 を介在させて半導体チップ 4 を接着し、前記配線導体 2 と前記半導体チップの外部端子 401 を接続した後、金型を用いたトランスファモールドにより、前記半導体チップ 4 及び前記エラストマー 3 の周囲、ならびに前記配線導体 2 と前記半導体チップの外部端子 401 の接続部を絶縁体 5 で封止し、前記絶縁基板 1 のビア穴 1B にボール端子 6 を接続し、前記配線板の所定領域（パッケージ領域）を切り出して個片化する。

【0085】この場合も、図 15 及び図 16 (b) に示すように、前記エラストマー 3 の短辺にモイスチャベント部 301 を設けて前記絶縁体 5 の表面に露出させることにより、前記半導体チップ及び前記エラストマー 3 を封止した後で、前記エラストマー 3 に取り込まれた水分を放出させることができ、前記実施例の半導体装置と同様に、装置の信頼性を向上させることができる。

【0086】以上、本発明を、前記実施例に基づき具体的に説明したが、本発明は、前記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることはもちろんである。

【0087】

【発明の効果】本発明において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0088】(1) 配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、装置の信頼性の低下を防ぐことができる。

【0089】(2) 配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、前記半導体チップあるいは前記配線板の剥離による不良を低減することができる。

【0090】(3) 配線板（インターポーザ）上に弾性体（エラストマー）を介在させて半導体チップを実装し、前記半導体チップの周囲を絶縁体で封止した半導体装置において、電気的特性の劣化を低減することが可能な技術を提供することにある。

【図面の簡単な説明】

【図 1】本発明による一実施例の半導体装置の概略構成を示す模式図であり、半導体装置の平面図である。

【図 2】本実施例の半導体装置の概略構成を示す模式図であり、図 2 (a) は図 1 に示した半導体装置の A-A' 線での断面図、図 2 (b) は図 1 に示した半導体装置の右側面図である。

【図 3】本実施例の半導体装置の製造方法を説明するための模式図であり、半導体装置に用いる配線板（インターポーザ）の概略構成を示す平面図である。

【図 4】本実施例の半導体装置の製造方法を説明するた

めの模式図であり、弾性体を接着した後の配線板の概略構成を示す平面図である。

【図 5】本実施例の半導体装置の製造方法を説明するための模式図であり、半導体チップを接着した後の配線板の概略構成を示す平面図である。

【図 6】本実施例の半導体装置の製造方法を説明するための模式図であり、封止工程での平面図である。

【図 7】本実施例の半導体装置の製造方法を説明するための模式図であり、図 7 (a) は図 6 の B-B' 線での断面図、図 7 (b) は図 6 の C-C' 線での断面図である。

【図 8】本実施例の半導体装置の製造方法を説明するための模式図であり、図 6 の D-D' 線での断面図である。

【図 9】本実施例の半導体装置の製造方法を説明するための模式図であり、封止工程後の配線板の概略構成を示す平面図である。

【図 10】本実施例の半導体装置の製造方法を説明するための模式図であり、図 10 (a) はボール端子を接続した後の断面図、図 10 (b) は個片化工程における図 6 の D-D' 線での断面に相当する断面図である。

【図 11】本実施例の半導体装置の製造方法を説明するための模式図であり、図 11 (a) は個片化工程における図 6 の B-B' 線での断面に相当する断面図、図 11 (b) は個片化工程における図 6 の C-C' 線での断面に相当する断面図である。

【図 12】本実施例の半導体装置の作用効果を説明するための模式図であり、図 12 (a) は本実施例の半導体装置を実装したときの正面図、図 12 (b) は図 12 (a) の E-E' 線での断面図である。

【図 13】前記実施例の半導体装置の変形例を示す模式図であり、第 1 の変形例の半導体装置の概略構成を示す平面図である。

【図 14】前記実施例の半導体装置の変形例を示す模式図であり、第 2 の変形例の半導体装置の概略構成を示す平面図である。

【図 15】前記実施例の半導体装置の他の変形例を示す模式図であり、第 3 の変形例の半導体装置の概略構成を示す平面図である。

【図 16】前記実施例の半導体装置の第 3 の変形例を示す模式図であり、図 16 (a) は図 15 の F-F' 線での断面図、図 16 (b) は図 15 の右側面図である。

【図 17】従来の半導体装置の概略構成を示す模式平面図である。

【図 18】従来の半導体装置の概略構成を示す模式図であり、図 17 の G-G' 線での断面図である。

【図 19】従来の半導体装置の製造方法を説明するための模式図であり、図 19 (a)、図 19 (b)、図 19 (c)、図 19 (d) はそれぞれ各工程における断面図である。

【図 20】従来の半導体装置の概略構成を示す模式断面図である。

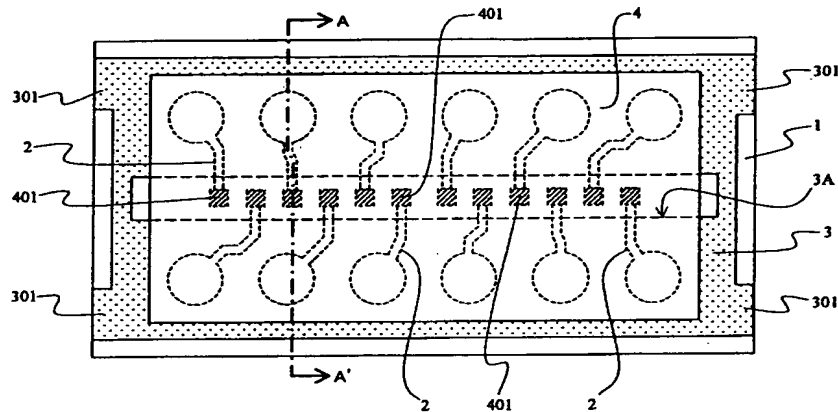
【図 21】従来の半導体装置の製造方法を説明するための模式図であり、図 21 (a) 及び図 21 (b) はそれぞれ、半導体チップを封止する工程の断面図である。

【符号の説明】

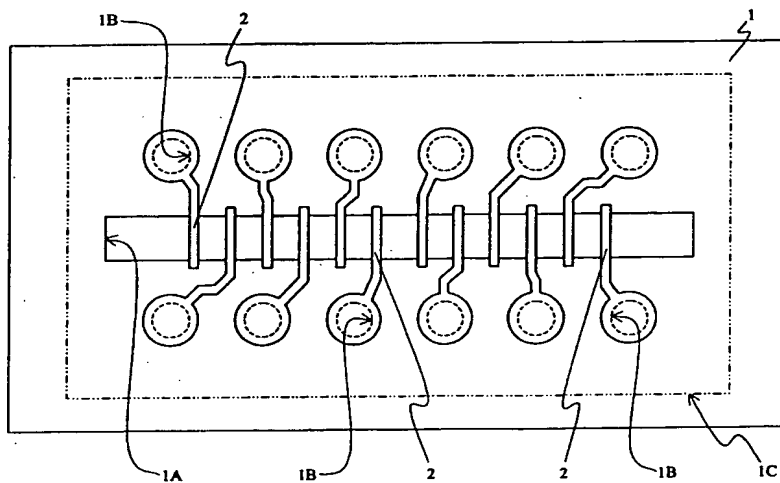
- 1 絶縁基板
- 1 A ボンディング用の開口部
- 1 B ピア穴
- 1 C パッケージ領域
- 2 導体配線
- 3 弾性体 (エラストマー)
- 3 O 1 弾性体の突起部 (モイスチャベント部)
- 3 A 弾性体の開口部

- 3 B 弾性体の短辺
- 4 半導体チップ
- 4 O 1 半導体チップの外部端子
- 5 絶縁体
- 6 ボール端子
- 7 上型
- 7 O 1 ゲート
- 7 O 2 キャビティ
- 7 O 3 エアベント
- 10 7 O 4 ポット
- 8 下型
- 9 カッター
- 10 プランジヤ

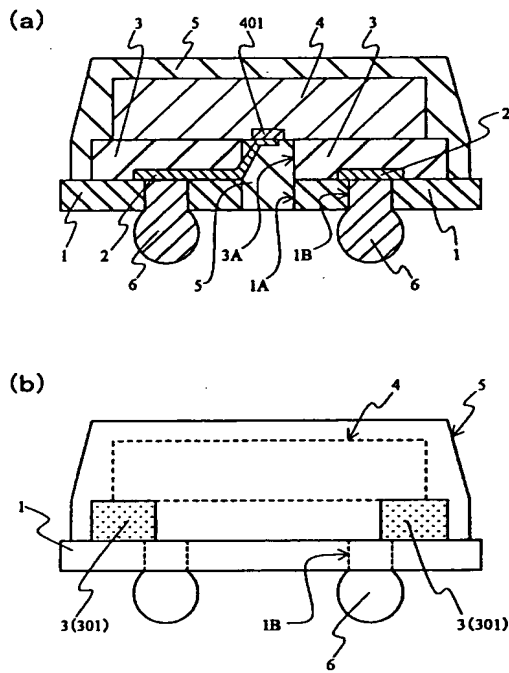
【図 1】



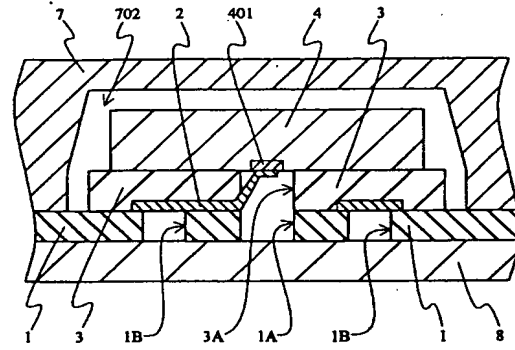
【図 3】



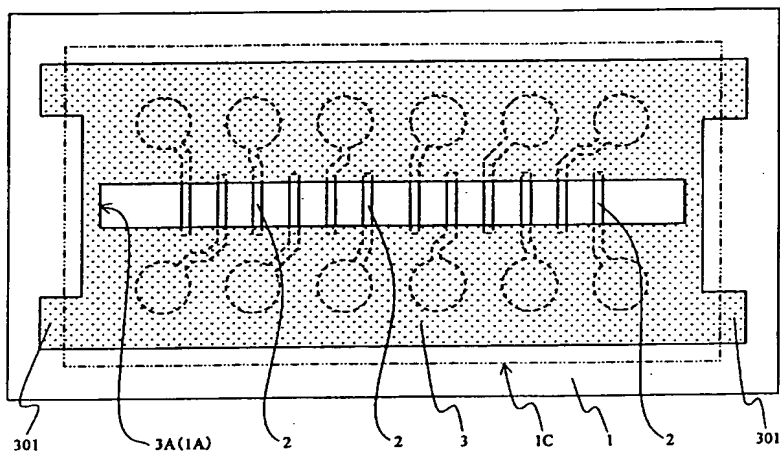
【図 2】



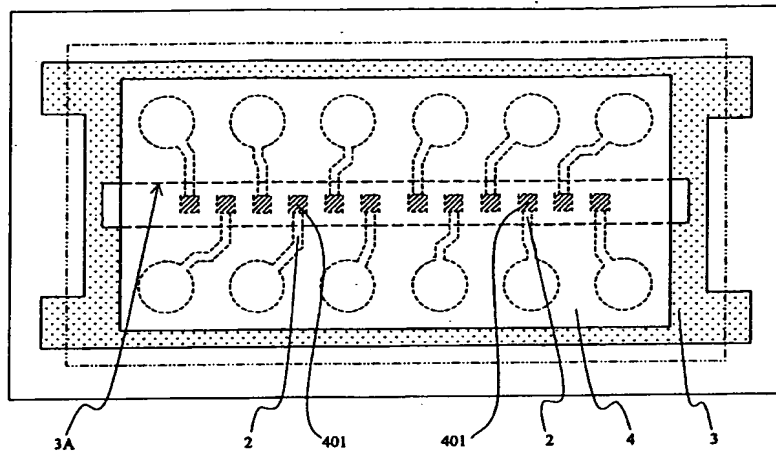
【図 8】



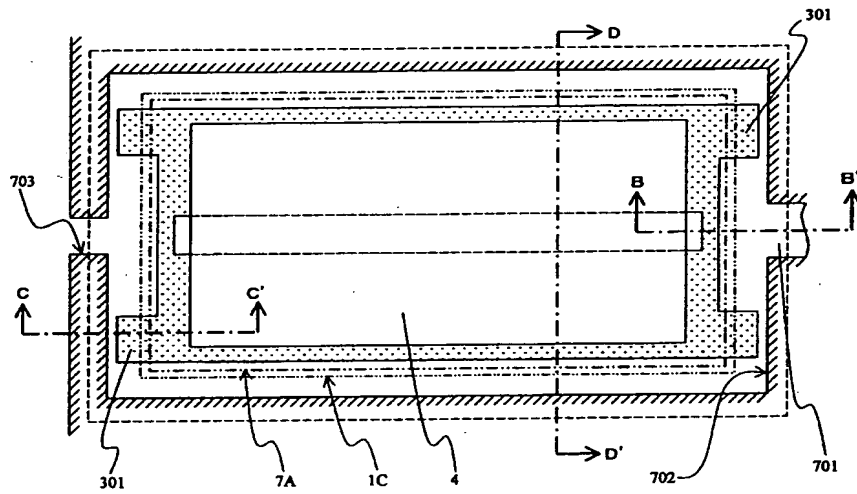
【図 4】



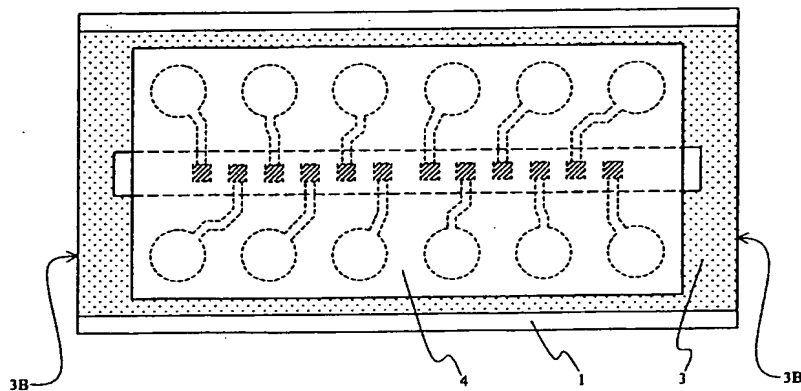
【図 5】



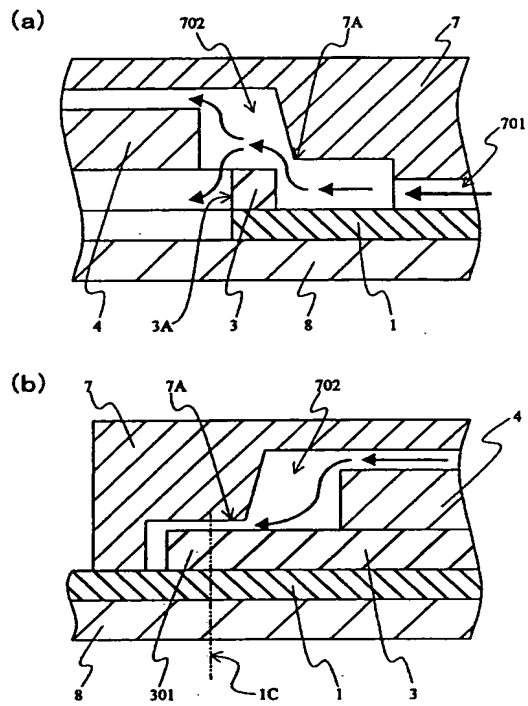
【図 6】



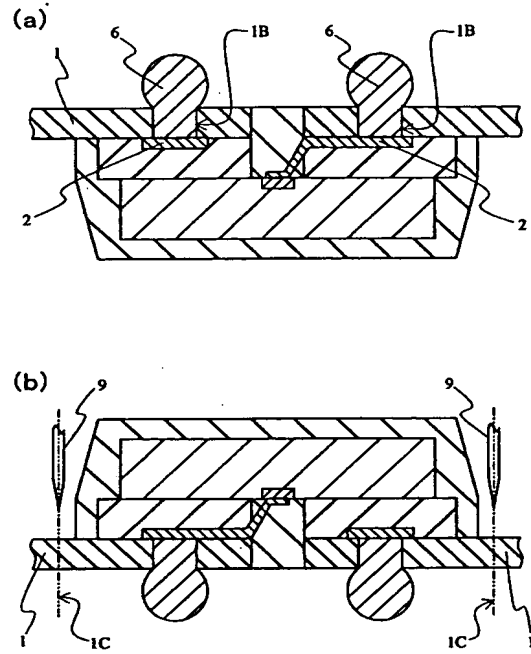
【図 13】



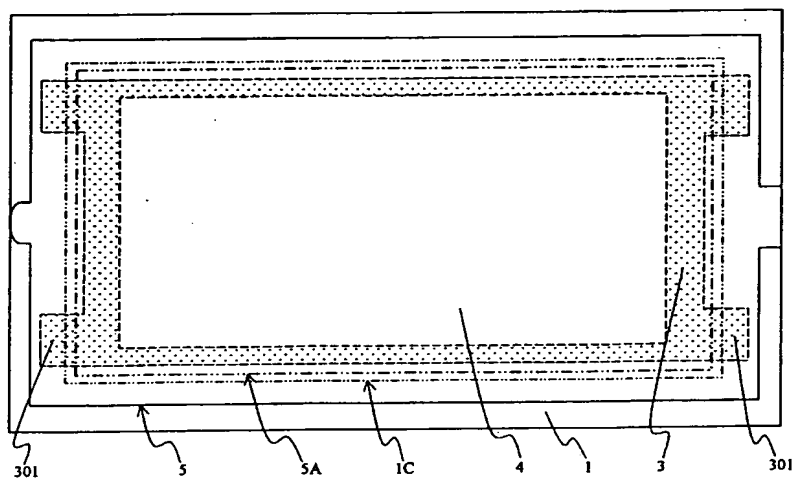
【図 7】



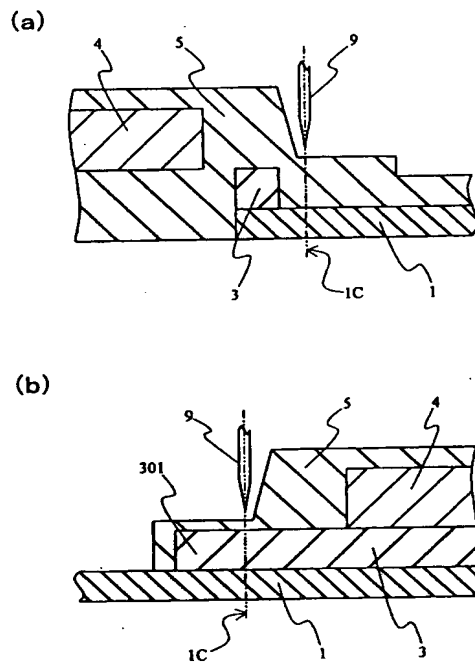
【図 10】



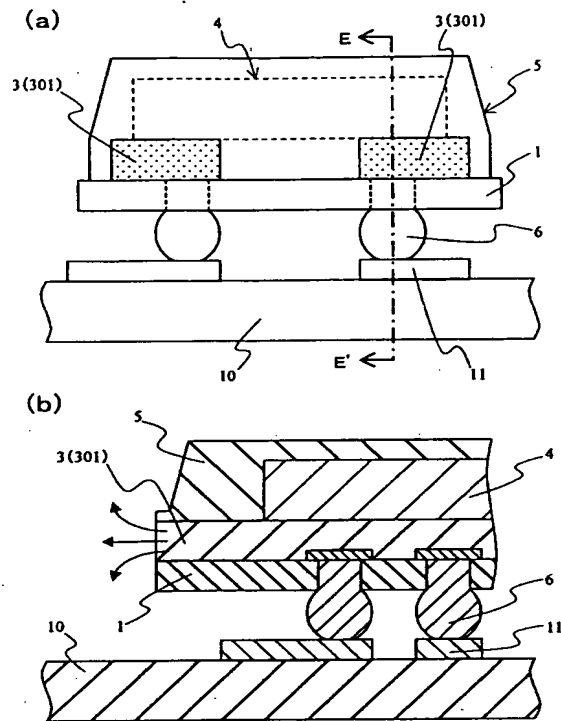
【図 9】



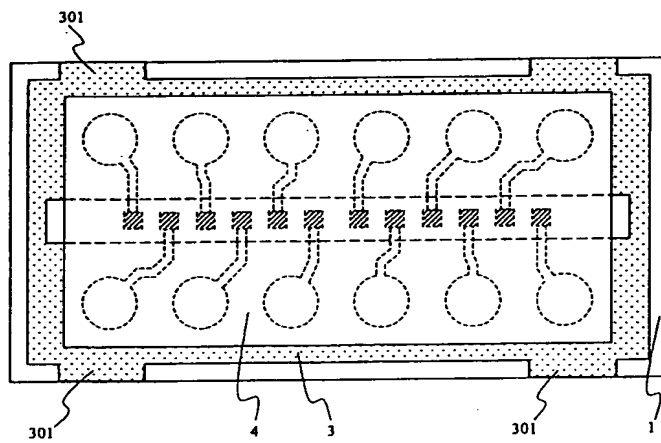
【図 11】



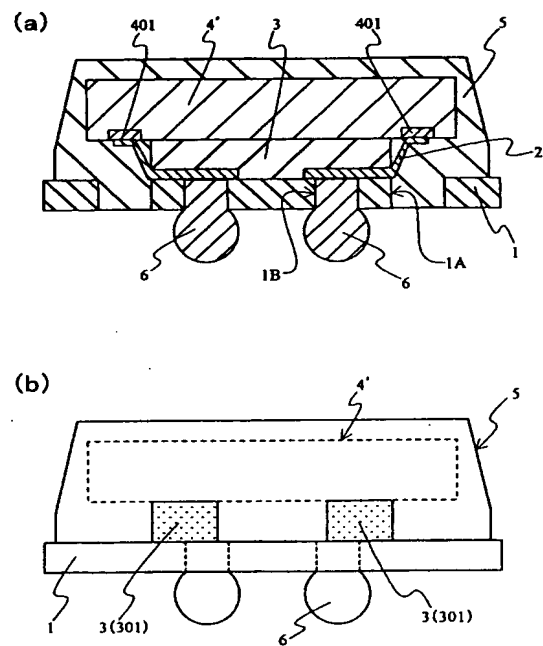
【図 12】



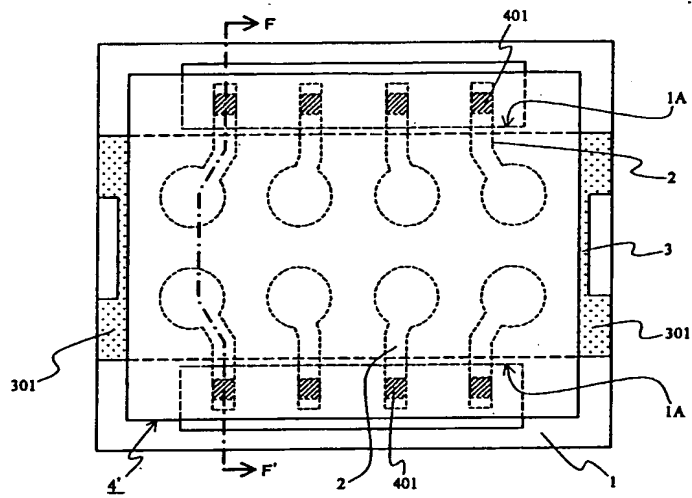
【図 14】



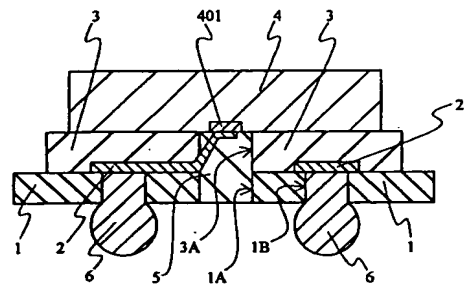
【図 16】



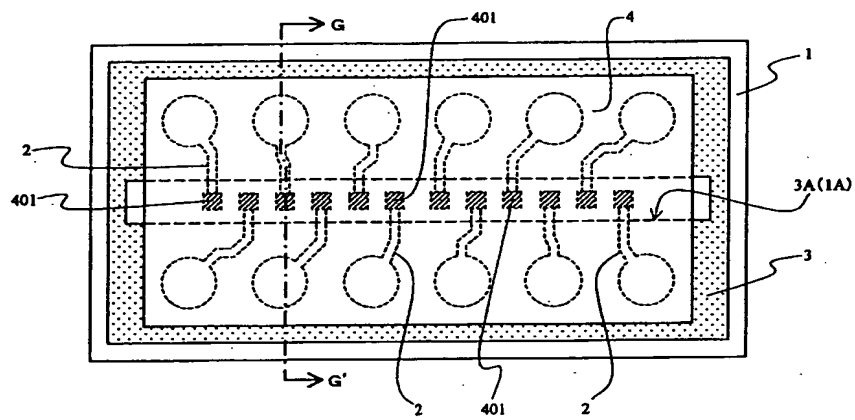
【図 15】



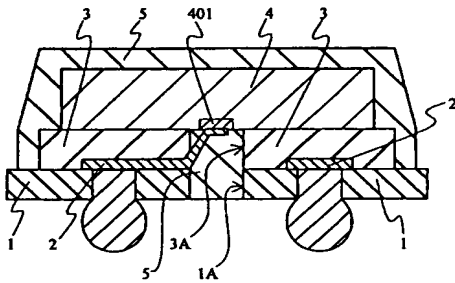
【図 18】



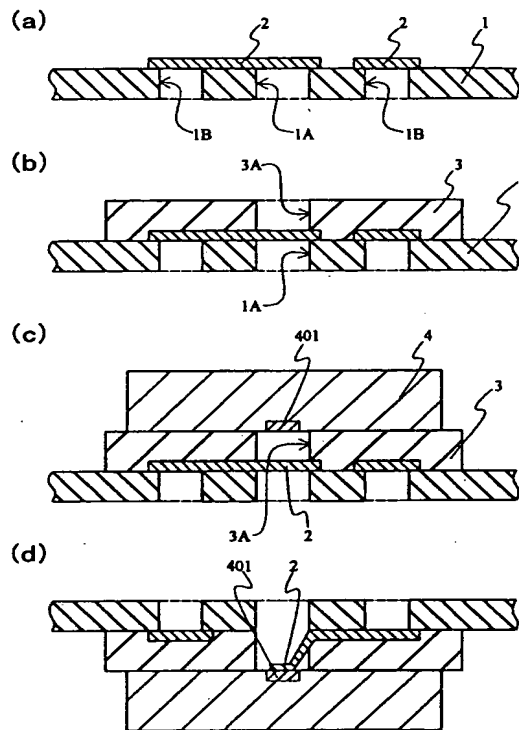
【図 17】



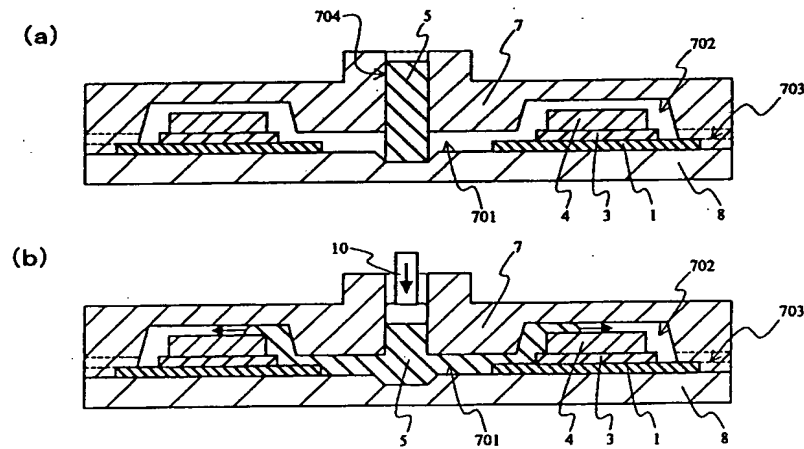
【図 20】



【図 19】



【図 21】



フロントページの続き

(72)発明者 細野 眞行
茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(72)発明者 小宮 一元
茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内

(72)発明者 柴田 明司

茨城県日立市助川町3丁目1番1号 日立
電線株式会社電線工場内